

УДК 621.341.572

**О. В. Будьонний**, канд. техн. наук**Є.Ю. Коваленко**, магістрант**М.А. Прокопець**, магістрант

Національний технічний університет України «КПІ», м. Київ, Україна

## ДРАЙВЕР ДЛЯ КЕРУВАННЯ СИЛОВИМИ MOSFET ТА IGBT ТРАНЗИСТОРАМИ

*Приведено опис та принципову схему драйвера для керування силовими IGBT та MOSFET транзисторами. Розроблений прилад має значно нижчу вартість та кращі технічні показники, ніж існуючі драйвери, та не має моточних елементів, що дозволяє інтегрувати його в одну ІМС.*

### Вступ

На сьогодні в багатьох пристроях перетворювальної техніки необхідні ключі, здатні комутувати струми в десятки ампер та напруги в сотні вольт [1]. Для таких транзисторів потрібні системи керування, які б дозволили отримати достатньо круті фронти на високих частотах та захистити транзистор у випадку перевищення його номінального струму. Більшість драйверів, що випускаються промисловістю, не повністю відповідають цим вимогам [2]. Тому метою даної роботи є розробка драйвера, який би був досконаліший за існуючі аналоги, мав низьку ціну, міг би бути виготовлений у корпусі однієї ІМС та мав широкий діапазон застосування – зварювальні інвертори, перетворювачі частоти і т.д.

### Вихідний каскад драйвера

Вихідний каскад (рис. 1) необхідний для підсилення сигналів керування. Він виконаний за схемою емітерного повторювача на транзисторах Q2 та Q3. Резистори R4 та R5 призначені для обмеження струмів заряду та розряду затвору силового транзистора. Каскад на транзисторі Q1 слугує для узгодження рівнів сигналу. Особливістю використання емітерного повторювача є те, що затвір силового транзистора не розряджається повністю при його вимиканні, а лише до напруги близько 1В (напруга насичення транзистора Q3). У більшості силових транзисторів значення порогової напруги лежить у діапазоні 3-5В, тому такий режим роботи драйвера є допустимим. У крайньому випадку, вихідний каскад можна живити від двополярного джерела, проте, це виключає можливість використання бутстрепної ланки для живлення драйвера верхнього транзистора у напівмостовій та мостовій схемах перетворювача.

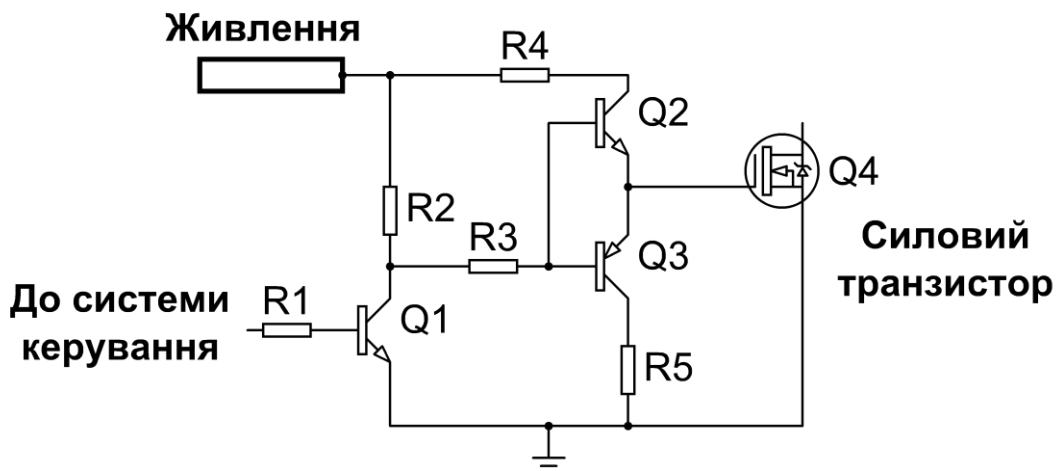


Рис. 1. Вихідний каскад драйвера

### Вхідний тригер

Вхідний тригер (рис. 2) необхідний для покращення фронтів сигналу та вимикання вихідного каскаду при спрацюванні системи захисту. Він побудований на трьох логічних елементах АБО-НІ (NOR). Два з них (U1:B та U1:C) утворюють сам тригер, третій (U1:A) використовується для інверсії сигналу керування. Диференціююча ланка (C2, R1) необхідна для подавання короткого імпульсу, що переводить тригер у стан логічної «1». У стан логічного «0» він переводиться сигналом керування, поданим через діод D1, або сигналом від системи захисту. Діоди D1 та D2 необхідні для розв'язки керуючого сигналу та сигналу захисту. На четвертому логічному елементі (U1:D) побудована система, яка при зниженні напруги живлення подає логічну «1» на вхід R, тим самим блокуючи імпульси керування.

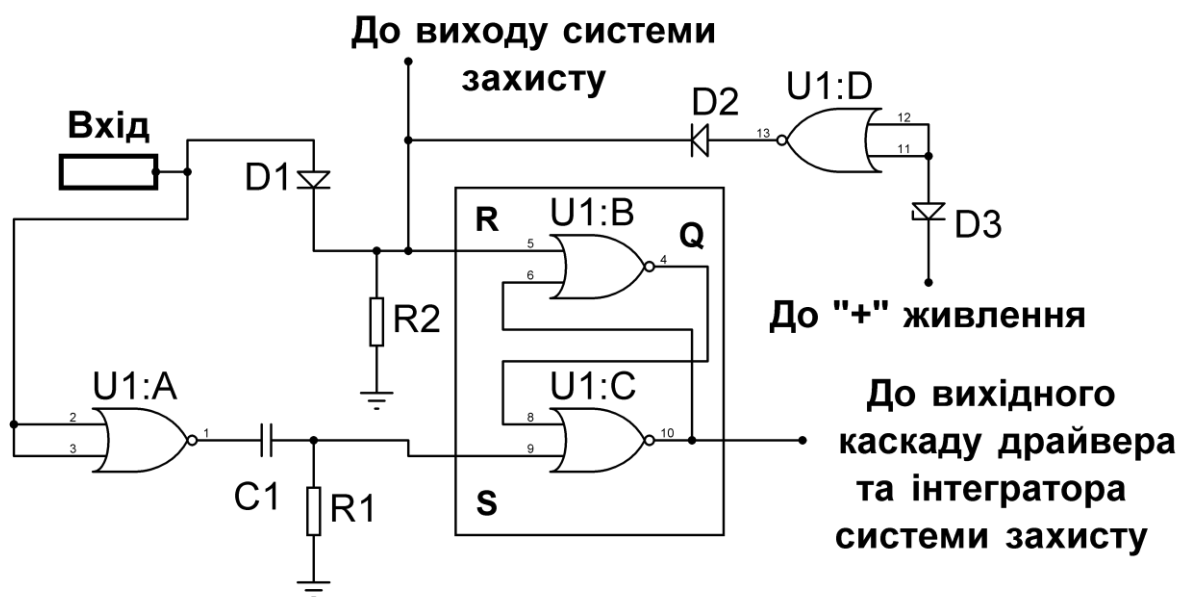


Рис. 2. Вхідний тригер

### Система захисту

Система захисту може бути виконана у двох варіантах: тільки з швидкодіючим захистом, або з швидкодіючим та інтегральним захистом (рис. 3). Швидкодіючий захист запобігає перевищенню максимального струму силового транзистора, а інтегральний захист, оцінюючи час ввімкненого стану силового транзистора та струм через нього, запобігає перегріву кристала. У системі захисту були використані польові транзистори з керуючим р-п переходом (JFET) з включенням по схемі генератора струму. Два таких генератора (Q2, Q3, R2 та Q4, Q5, R3), налаштовані на однаковий струм, включені послідовно. Відповідно, в середній точці напруга буде складати половину напруги живлення. Проте зміна напруги на шунті R5, включеного в силове коло або інтегруючій ланці (RV2, C1), змінює напругу на затворах нижніх транзисторів (Q4, або Q5), у результаті чого напруга в середній точці теж буде змінюватись. Через емітерний повторювач, виконаний на транзисторі Q1, вона потрапляє на вхід «R» тригера та при перевищенні струму або досягненні порогової напруги на конденсаторі C1 блокує тригер. Стабілітроном D1 задається поріг спрацювання захисту. Транзистор Q6 потрібен для скидання інтегратора на етапі вимкненого стану силового транзистора.

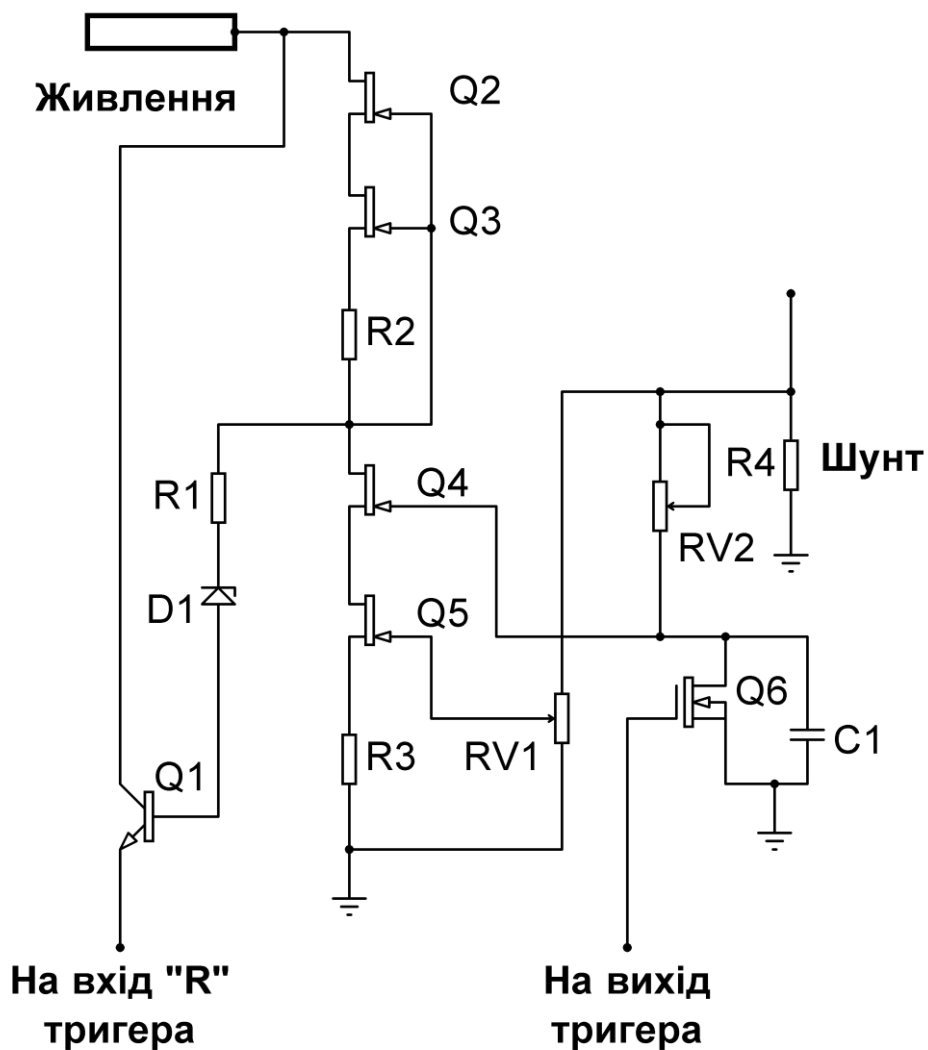


Рис. 3. Система захисту (швидкодійний та інтегральний захист)

### Загальна схема драйвера

Загальна схема драйвера (рис. 4) представлена разом з понижуючим ШПМом. Останній зібраний на елементах Q10, L1, D5, C4 та RV3 у якості навантаження. При перевантаженні схема переходить у режим стабілізації струму, формуючи таким чином спадаючу ВАХ. Ця властивість схеми може бути використана в зварювальних інверторах для формування падаючої вольт-амперної характеристики або у перетворювачах частоти для запобігання кидка струму під час пуску двигуна.

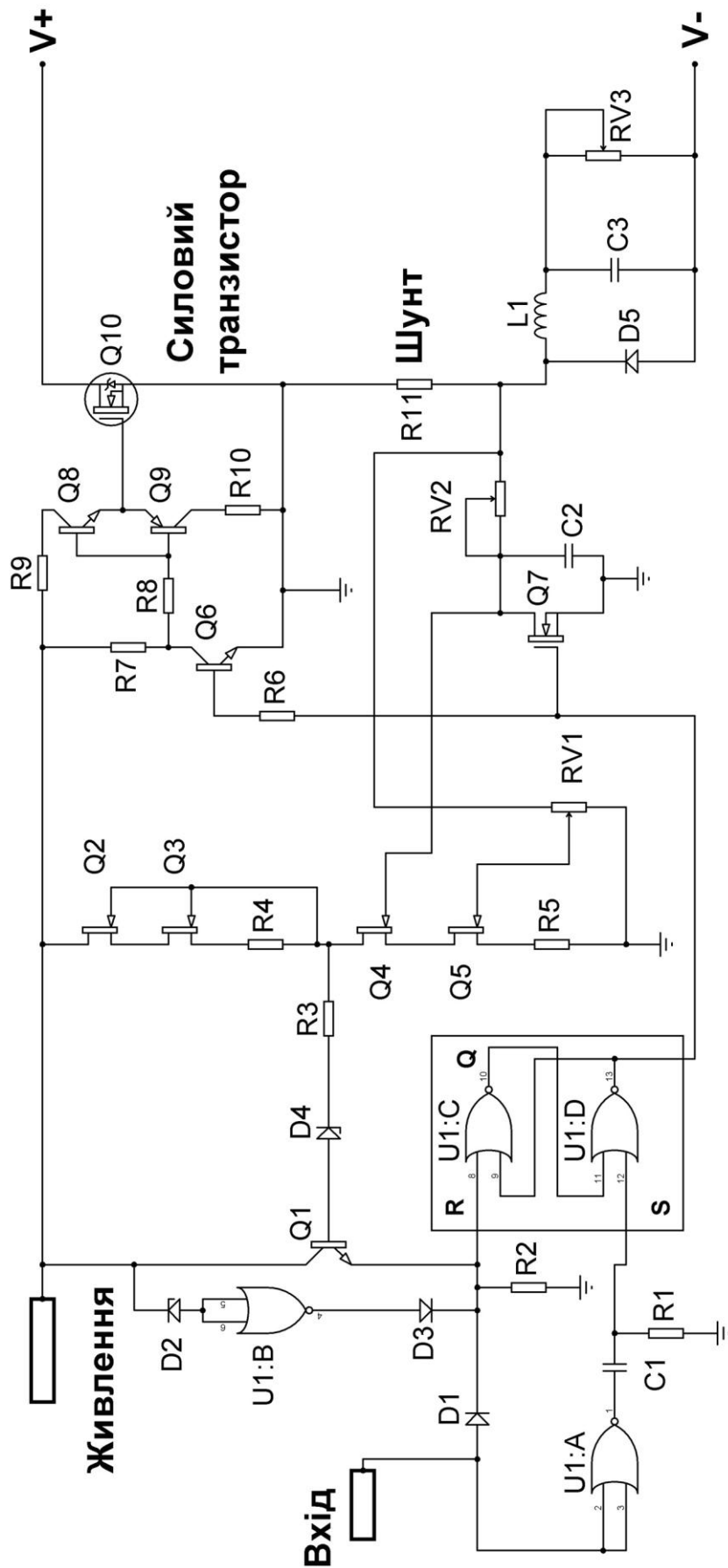


Рис. 4. Загальна схема драйвера з понижуючим ШПом у якості навантаження

Таблиця 1

Порівняльна таблиця характеристик розробленого драйвера та аналогів

Тип	Максимальний вихідний струм	Час спрацювання інтегрального захисту	Час спрацювання швидкодіючого захисту	Драйвер витримує коротке замикання на виході	Довжина фронтів (C=9nF)	Кількість елементів у схемі	Ціна
IR2101	0.2A	-	-	-	2.5 мкс	3	1.5\$
IR2125	1.5A	від 20 мкс	-	-	1 мкс	5	3\$
Драйвери модулів SEMICRON	10A	від 10 мкс	від 1 мкс	+	100 нс	близько 100, 5 трансформаторів	150\$
Розроблений драйвер	10A	від 300 нс	від 300 нс	+	100 нс	27, без моточних виробів	2\$

### Висновки

Враховуючи потреби сучасної силової електроніки, було розроблено драйвер, що реалізує швидкий захист ключових транзисторів, має невелику кількість елементів та низьку вартість. Крім того, він не містить моточних елементів, а отже, може бути реалізований у вигляді однієї ІМС.

### Список використаних джерел

1. Рогачёв К.Д. Силовые биполярные транзисторы с изолированным затвором (IGBT). [Электронный ресурс] / Рогачёв К.Д. – Режим доступа: <http://www.gaw.ru/html.cgi/txt/publ/igbt/transistor.htm>.
2. Колпаков А.И. Обеспечение защиты от перегрузки в MOSFET драйверах. [Электронный ресурс] / Колпаков А.И. – Режим доступа: <http://www.gaw.ru/html.cgi/txt/publ/igbt/protect.htm>.